

1、概述

74HC08 是高速 CMOS 电路,管脚兼容低功耗肖特基 TTL(LSTTL)系列。74HC08 遵循 JEDEC 标准no.7A。74HC08 实现了2输入与门功能。其主要特点如下:

- 兼容JEDEC标准no.8-1A
- ESD保护
HBM EIA/JESD22-A114-A exceeds 2000V
MM EIA/JESD22-A115-A exceeds 200V
- 温度范围: $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$
- 封装形式: DIP-14/SOP-14

产品订购信息

产品名称	封装	打印名称	包装	包装数量
74HC08N	DIP-14	74HC08	管装	1000 只/盒
74HC08DR	SOP-14	74HC08	编带	2500 只/盘

2、功能框图及引脚说明

2.1、功能框图

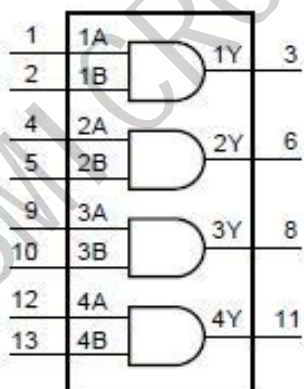


图 1、功能框图

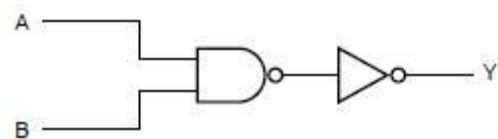


图 2、单个逻辑门框图

2.2、引脚排列图

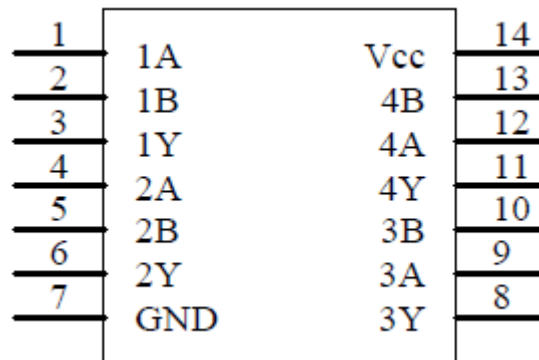


图 3、引脚排列图

2.3、引脚说明

引脚	符号	功能	引脚	符号	功能
1	1A	数据输入	8	3Y	数据输出
2	1B	数据输入	9	3A	数据输入
3	1Y	数据输出	10	3B	数据输入
4	2A	数据输入	11	4Y	数据输出
5	2B	数据输入	12	4A	数据输入
6	2Y	输入输出	13	4B	数据输入
7	GND	地 (0V)	14	Vcc	电源电压

2.4、真值表

输入		输出
nA	nB	nY
L	L	L
L	H	L
H	L	L
H	H	H

3、电特性

3.1、极限参数 (除非另有规定, $T_{amb}=25^{\circ}\text{C}$, $GND=0V$)

参数名称	符号	条件	最小	典型	最大	单位	
电源电压	V_{CC}	—	-0.5	—	+7	V	
输入钳位电流	I_{IK}	$V_O < -0.5V$ 或 $V_O > V_{CC} + 0.5V$	—	—	± 20	mA	
输出钳位电流	I_{OK}	$V_O = -0.5V \sim V_{CC} + 0.5V$	—	—	± 20	mA	
输出电流	I_O	—	—	—	± 25	mA	
V_{CC} 或 GND 电流	I_{CC}, I_{GND}	—	—	—	± 50	mA	
贮存温度	T_{STG}	—	-65	—	+150	$^{\circ}\text{C}$	
焊接温度	T_L	10 秒	DIP	—	245	—	$^{\circ}\text{C}$
			SOP	—	250	—	

3.2、推荐使用条件

参数名称	符号	条件	最小	典型	最大	单位
电源电压	V_{CC}		2.0	5.0	6.0	V
输入电压	V_I		0	-	V_{CC}	V
输出电压	V_O		0	-	V_{CC}	V
输入上升、下降时间	tr,tf	$V_{CC}=2.0V$	-	-	1000	ns
		$V_{CC}=4.5V$	-	6.0	500	ns
		$V_{CC}=6.0V$	-	-	400	ns
工作温度	T_{amb}		-40	+25	+85	°C

3.3、电气特性

3.3.1 直流参数 1 (除非另有规定, $T_{amb} = 25^{\circ}C, GND = 0V$)

参数名称	符号	测试条件	最小	典型	最大	单位	
输入高电平电压	V_{IH}	$V_{CC}=2.0V$	1.5	1.2	—	V	
		$V_{CC}=4.5V$	3.15	2.4	—	V	
		$V_{CC}=6.0V$	4.2	3.2	—	V	
输入低电平电压	V_{IL}	$V_{CC}=2.0V$	—	0.8	0.5	V	
		$V_{CC}=4.5V$	—	2.1	1.35	V	
		$V_{CC}=6.0V$	—	2.8	1.8	V	
输出高电平电压	V_{OH}	$V_i = V_{IH}$ 或 V_{IL}	$V_{CC}=2.0V, I_o = -20\mu A$	1.9	2.0	—	V
			$V_{CC}=4.5V, I_o = -20\mu A$	4.4	4.5	—	V
			$V_{CC}=6.0V, I_o = -20\mu A$	5.9	6.0	—	V
			$V_{CC}=4.5V, I_o = -4.0mA$	3.98	4.32	—	V
			$V_{CC}=6.0V, I_o = -5.2mA$	5.48	5.81	—	V
输出低电平电压	V_{OL}	$V_i = V_{IH}$ 或 V_{IL}	$V_{CC}=2.0V, I_o = 20\mu A$	—	0	0.1	V
			$V_{CC}=4.5V, I_o = 20\mu A$	—	0	0.1	V
			$V_{CC}=6.0V, I_o = 20\mu A$	—	0	0.1	V
			$V_{CC}=4.5V, I_o = 4.0mA$	—	0.15	0.26	V
			$V_{CC}=6.0V, I_o = 5.2mA$	—	0.16	0.26	V
输入漏电流	I_{LI}	$V_i = V_{CC}$ 或 $GND, V_{CC}=6.0V$	—	—	± 0.1	μA	
静态电流	I_{CC}	$V_i = V_{CC}$ 或 $GND, V_{CC}=6.0V, I_o = 0 \mu A$	—	—	2.0	μA	

3.3.2、直流参数 2 (除非另有规定, $T_{amb} = -40 \sim +85 \text{ } ^\circ\text{C}$, $GND=0$)

参数名称	符号	测试条件	最小	典型	最大	单位	
输入高电平电压	V_{IH}	$V_{CC}=2.0V$	1.5	—	—	V	
		$V_{CC}=4.5V$	3.15	—	—	V	
		$V_{CC}=6.0V$	4.2	—	—	V	
输入低电平电压	V_{IL}	$V_{CC}=2.0V$	—	—	0.5	V	
		$V_{CC}=4.5V$	—	—	1.35	V	
		$V_{CC}=6.0V$	—	—	1.8	V	
输出高电平电压	V_{OH}	$V_i=V_{IH}$ 或 V_{IL}	$V_{CC}=2.0V, I_o = -20\mu A$	1.9	—	—	V
			$V_{CC}=4.5V, I_o = -20\mu A$	4.4	—	—	V
			$V_{CC}=6.0V, I_o = -20\mu A$	5.9	—	—	V
			$V_{CC}=4.5V, I_o = -4.0mA$	3.84	—	—	V
			$V_{CC}=6.0V, I_o = -5.2mA$	5.34	—	—	V
输出低电平电压	V_{OL}	$V_i=V_{IH}$ 或 V_{IL}	$V_{CC}=2.0V, I_o = 20\mu A$	—	—	0.1	V
			$V_{CC}=4.5V, I_o = 20\mu A$	—	—	0.1	V
			$V_{CC}=6.0V, I_o = 20\mu A$	—	—	0.1	V
			$V_{CC}=4.5V, I_o = 4.0mA$	—	—	0.33	V
			$V_{CC}=6.0V, I_o = 5.2mA$	—	—	0.33	V
输入漏电流	I_{LI}	$V_i=V_{CC}$ 或 $GND, V_{CC}=6.0V$	—	—	± 1.0	μA	
静态电流	I_{CC}	$V_i=V_{CC}$ 或 $GND, V_{CC}=6.0V, I_o=0 \mu A$	—	—	20	μA	

3.3.3 交流参数 1 (除非另有规定, $T_{amb}= 25^\circ\text{C}$, $GND=0$, $t_r = t_f = 6.0ns$, $C_L=50pF$; 见图4, 图5)

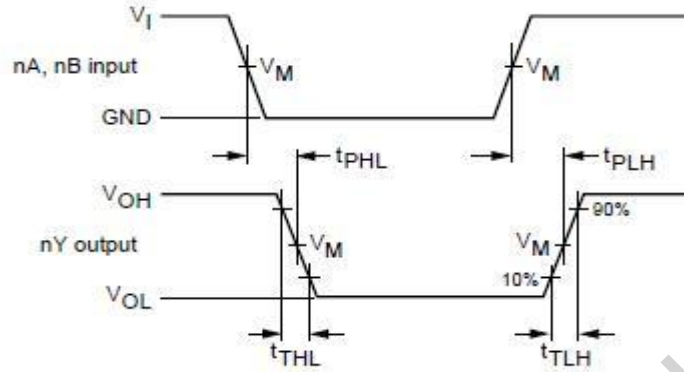
参数名称	符号	测试条件	最小	典型	最大	单位
nA,, nB 到 nY 的传输延时	t_{PHL}/t_{PLH}	$V_{CC}= 2.0V$	—	25	90	ns
		$V_{CC}= 4.5V$	—	9	18	ns
		$V_{CC}= 6.0V$	—	7	15	ns
输出转换时间	t_{THL}/t_{TLH}	$V_{CC}= 2.0V$	—	19	75	ns
		$V_{CC}= 4.5V$	—	7	15	ns
		$V_{CC}= 6.0V$	—	6	13	ns

3.3.4 交流参数 2 (除非另有规定, $T_{amb}= -40 \sim +85 \text{ } ^\circ\text{C}$, $GND=0, t_r = t_f = 6.0ns, C_L=50pF$; 见图4, 图5)

参数名称	符号	测试条件	最小	典型	最大	单位
nA,, nB 到 nY 的传输延时	t_{PHL}/t_{PLH}	$V_{CC}= 2.0V$	—	—	115	ns
		$V_{CC}= 4.5V$	—	—	23	ns
		$V_{CC}= 6.0V$	—	—	20	ns
输出转换时间	t_{THL}/t_{TLH}	$V_{CC}= 2.0V$	—	—	95	ns
		$V_{CC}= 4.5V$	—	—	19	ns
		$V_{CC}= 6.0V$	—	—	16	ns

4、测试线路

4.1、交流波形图



AiP74HC08: $V_M = 50\%$; $V_I = \text{GND}$ 到 V_{CC}

图4、输入 (nA, nB) 到输出 (nY)的延时波形图

4.2、交流测试图

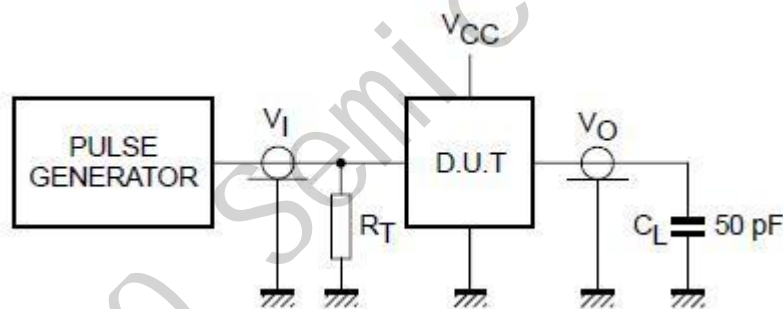


图5、交流测试图

注:

R_T : 终端电阻须与信号发生器的输出阻抗匹配

C_L : 负载电容须包括夹具有探针电容